

# 半導体の100年史と近未来

～過去から見る日本企業の勝ち筋～

野村證券株式会社

フロンティア・リサーチ部

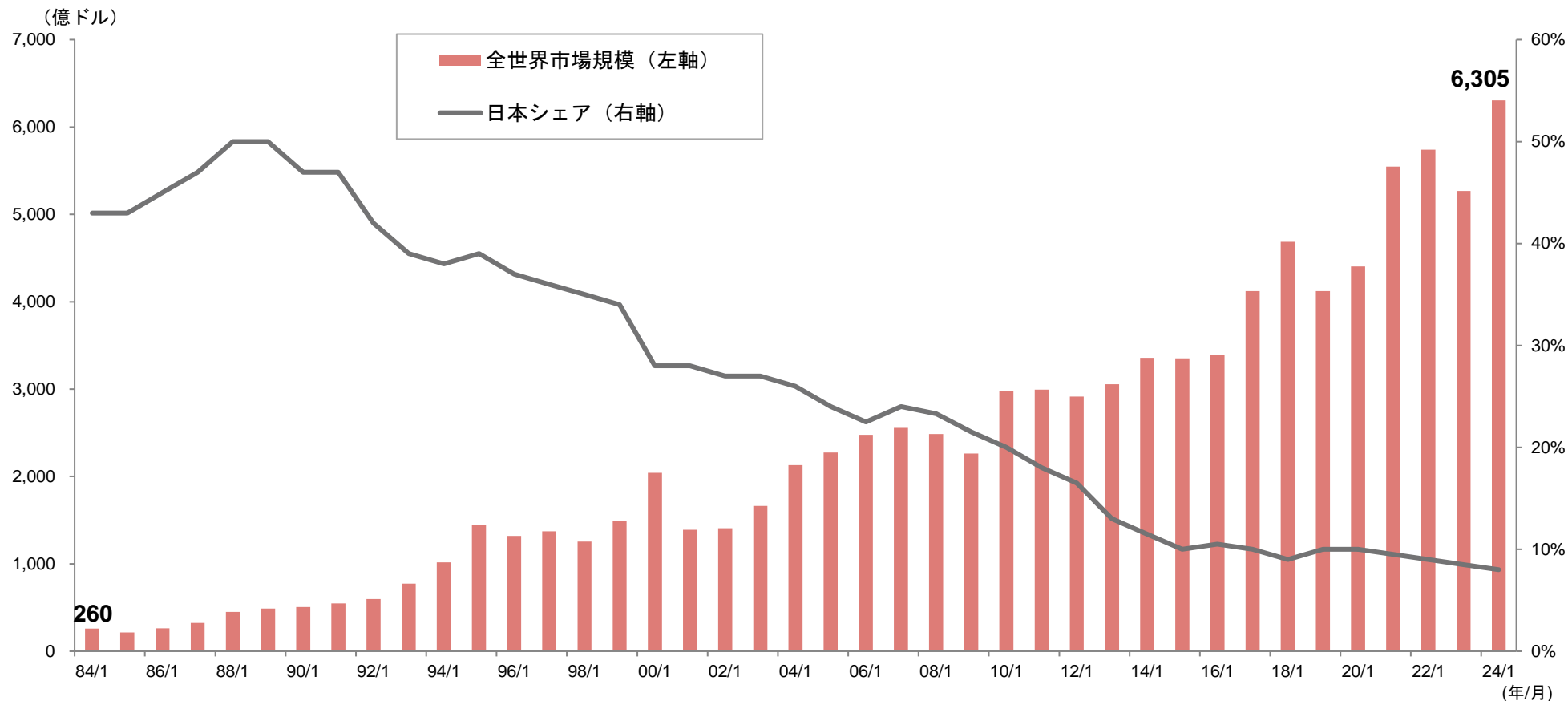
小山 晃弘

2025年8月28日

## 拡大する半導体市場と低下する日本シェア

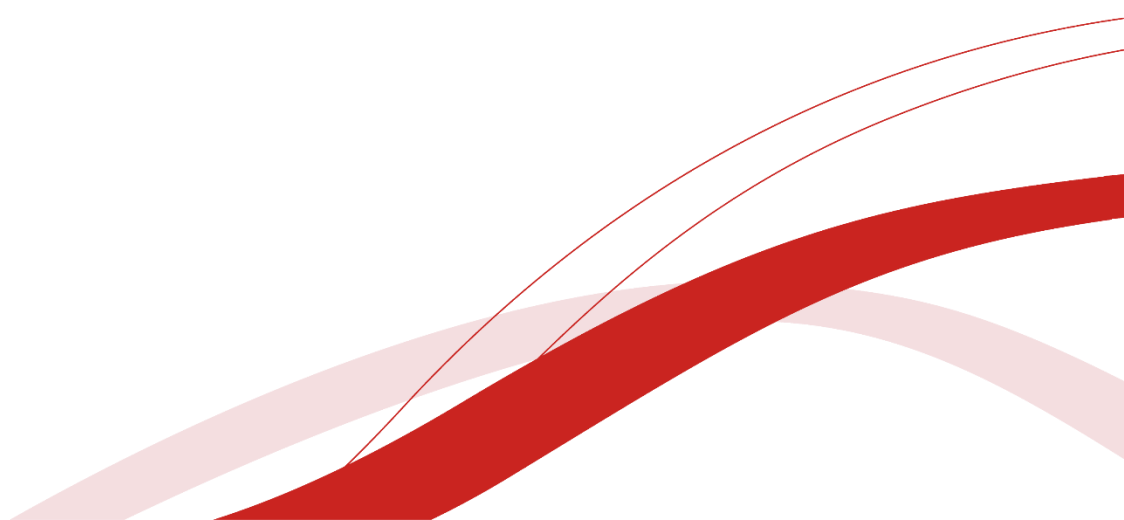
- 半導体デバイスの市場規模は右肩上がり成長しており、2025年には100兆円市場になると見込まれる
- 一方、日本企業のシェアは1980年代後半の50%をピークに下降の一途をたどっている。原因を分析し未来への戦略に繋げたい

### 半導体デバイスの市場規模・日本シェアの推移



出所: World semiconductor trade statistics (以下、WSTS)「半導体市場予測について」等より野村証券作成

# 1. 過去分析



# 半導体100年史 概要

- 半導体の100年は前半55年と後半45年に分けられる
- 前半55年で電子機器市場が醸成され、半導体の基礎研究が進んだ。後半45年では激しい競争の中、市場は大幅に成長した

1925～  
1979年  
(前半55年)

## 半導体市場拡大の土台が形成

---

- 各種電子機器(電気冷蔵庫、電気洗濯機、電気掃除機、テレビ、クーラー、電卓等)が上市・普及
- 半導体の基礎研究が進み、真空管からトランジスタへシフト
- 1970年後半にはパソコンの商業市場が本格化

1980～  
2024年  
(後半45年)

## 半導体製品が細分化、国際競争の激化と大幅成長

---

- 家電やパソコン等の用途の高機能化に伴い、単一機能のトランジスタ(ディスクリート半導体)から、複数機能が集積されたIC主体の市場にシフト
- 用途に応じて、ICの中でも製品カテゴリが細分化
- 半導体市場は1984年の260億ドルから、2024年には6,305億ドルに成長。40年で約25倍に成長

# 半導体100年史 ～前半55年 その1～

- 1920年当初は、真空管の時代であった。この先に小型化が進みトランジスタ、高機能化が進みIC、といった製品開発へと繋がる
- 1947年にはトランジスタが発明され、半導体市場が産声を上げた

## 1926～1945年：真空管と半導体理論の胎動

- 第一次世界大戦後、無線通信・ラジオ・初期計算機が急速に発展。電子制御の必要性が高まり、真空管が広く使われるようになる
- 量子力学の進展により、電子の挙動が解明される。半導体物質の特性が徐々に研究対象になる
- ※1874年にドイツの物理学者、フェルデナント・ブラウンが半導体の基礎となる整流作用を発見したのが最初
- ※真空管はイギリスの物理学者、ジョン・フレミングが1904年に発明

## 1946～1955年：トランジスタの発明、日本企業が半導体産業に参画開始

- 第二次世界大戦後、軍事技術の民生転用が進む。電子装置の小型化と高信頼性が求められる
- 米国企業より特許やライセンスを取得し、日本企業が半導体を作るようになった
- 1947年、ベル研究所(当時はAT&Tの社内研究所。現、Nokia Bell Labs)にて**世界初のトランジスタが発明される**  
トランジスタの登場は当時非常に画期的で、ウィリアム・ショックレーをはじめとした**発明者3名は後にノーベル物理学賞を受賞**
- 1952年、ベル研究所とWestern Electricにより、トランジスタ製品化。半導体産業が産声を上げた
- 1954年、ベル研究所が**世界初のトランジスタ式コンピュータTRADICを発表**  
Texas Instrumentsが**世界初のシリコントランジスタを開発**(従前はゲルマニウム)
- 1955年、ソニーが**日本初のトランジスタラジオを発売**。その後数年の間に、東芝、日立製作所、NEC、富士通、三菱電機、三洋電機等も参入  
トランジスタラジオといえば日本、が世界の認識となった

## 半導体100年史 ～前半55年 その2～

- 1950年代半ばから1970年初頭にかけて、半導体を搭載した新しい家電が普及した
- 1977年以降、パソコン市場が立ち上がっていく。半導体も単機能なトランジスタからICへ移行していく

### 1956～1969年：家電の普及に伴いトランジスタ(ディスクリート半導体)の需要増

- 電気冷蔵庫、電気洗濯機、電気掃除機、テレビ、クーラー等の家電が普及。「三種の神器」、「新三種の神器」とも言われる
- 1958年、Texas Instrumentsのジャックキルビーが世界初のICを開発
- 1959年、シリコントランジスタのコンピュータをIBMが発表。ゲルマニウムからシリコン半導体へシフト
- 1965年、ムーアの法則をゴードン・ムーアが論文で発表(当時は半導体集積率が1年で2倍。1975年以降は2年で2倍)
- 1966年、シャープが世界初のIC電卓を開発。1969年に世界的大ヒットとなった世界初のLSI電卓へ繋がる
- 1967年、ソニーが世界初のICラジオを開発

### 1970～1979年：パソコン市場の萌芽、トランジスタからICへ移行

- 今まで半導体においては米国一強であったが、徐々に日本が米国を追随
- 1970年、シャープが世界初の電卓用LSI搭載機を発売。電卓のIC化・小型化競争が激化
- 1971年、Intelとビジコンが世界初のマイクロプロセッサIntel4004を発明
- 1974年、Micro Instrumentation and Telemetry Systems (MITS)が世界初の商業的に成功したパソコンであるAltair8800を販売
- 1976年、日本において超LSI技術研究組合が発足。富士通、日立製作所、三菱電機、東芝、NEC等が参画
- 1977年、AppleがApple IIを販売。ホビーユースからビジネスユースのパソコン商業市場が萌芽

# 半導体100年史 ～後半45年～

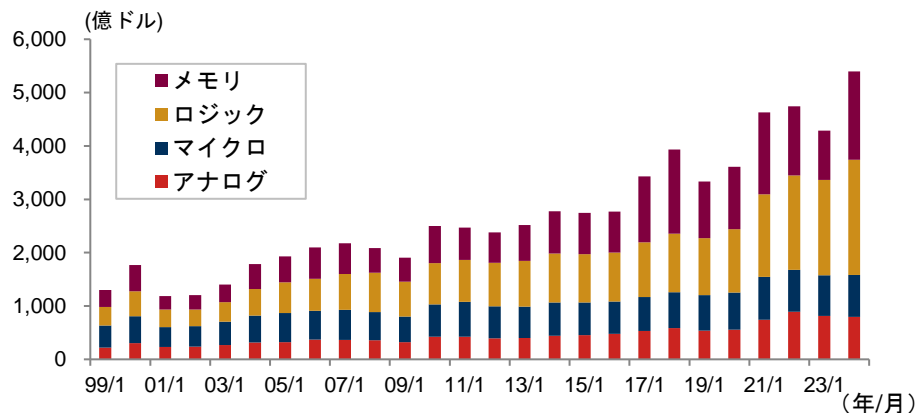
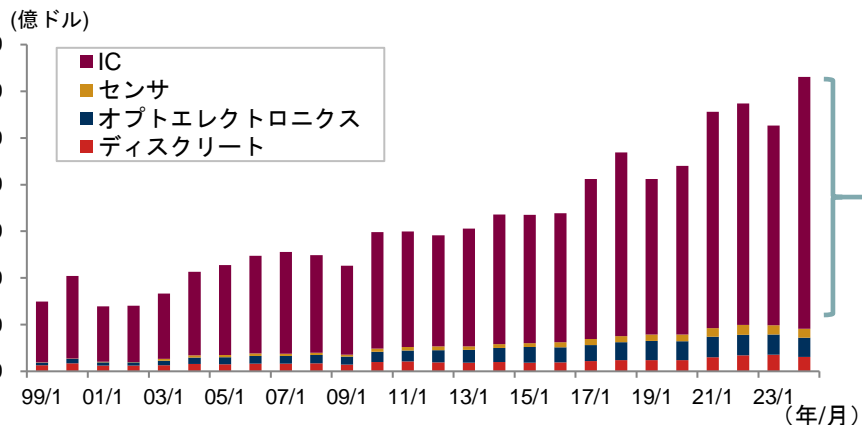
- 半導体デバイスの中では、圧倒的にICの市場規模が大きく、成長性も高い
- 生成AIの影響で、近年ICの中ではロジックIC (GPU、ASIC等) とメモリ (HBM等) が急成長している

## 製品カテゴリ別の市場規模

製品カテゴリ	概要	2024年市場	
IC	集積回路。複数の電子部品をチップ上に集積した半導体	5,395億ドル	
非IC	センサ	温度、圧力等を検知する半導体	189億ドル
	オプトエレクトロニクス	CMOSやLED (発光ダイオード) 等、光を扱う半導体	411億ドル
	ディスクリート	トランジスタ、ダイオード等、単一の機能を持つ半導体	310億ドル

### ICのみ細分化

ICカテゴリ	概要	2024年市場
メモリ	DRAM、フラッシュメモリ等、データを記憶	1,655億ドル
ロジック	GPU、ASIC、FPGA等。特定用途 (画像処理、AI学習、AI推論) 向けの演算や制御・信号処理を行う	2,158億ドル
マイクロ	MPU (CPU)、MCU、DSP等の汎用演算プロセッサ	786億ドル
アナログ	アナログ信号の変換や増幅を行う	796億ドル



出所: WSTS「半導体市場予測について」より野村證券作成

# 日本の市場シェア推移

- 「日本の半導体は低迷した」と一括りで論じられることがあるが、製品カテゴリごとに動向は異なる
- ディスクリートやオプトエレクトロニクスではシェアを維持している。一方、IC系では大きくシェアを落としている

## 半導体製品カテゴリ毎の日本シェア推移

	1980年代	2000年代	2020年代	備考
全体平均	50%超	20%以下	10%以下	
ディスクリート	30~35%	25~50%	15~25%	垂直統合
オプトエレクトロニクス	20~40%	30~40%	30~40%	垂直統合⇒ 今後、水平分業
IC（ロジック）	20~30%	5~10%	数%	水平分業
IC（マイクロ）	数十%	20%	10~20%	垂直統合⇒ 水平分業
IC（メモリ）	50~60% (DRAMは 70~80%)	10~20%	10%	垂直統合、 日米半導体協定、 韓国の台頭
その他	—	—	—	—

日本企業がシェアを維持している製品カテゴリ  
 日本企業がシェアを落としている製品カテゴリ

# ディスクリート

- 製品種が膨大で、メーカー数も多くシェアが分散している。その中でも日本企業はシェアが高い
- 日本企業だけでなく、海外の大手も基本的に自社工場での垂直統合モデルを維持している

## ディスクリート市場の世界シェア

企業	世界シェア (2020年)
Infineon Technologies (ドイツ)	17.4%
ON Semiconductor (米国)	8.5%
三菱電機 (日本)	5.4%
STMicroelectronics (スイス)	5.3%
東芝 (日本)	4.5%
Nexperia (オランダ)	4.4%
ローム (日本)	4.3%
Vishay Intertechnology (米国)	3.8%
富士電機 (日本)	3.7%

## ディスクリートの要点

### シェア堅持のポイント

- ディスクリートの大部分をパワー半導体が占める
- 水平分業が技術的・経済的に成立しにくく必要性が低い
- その結果、日本が得意とする垂直統合モデルの半導体として今なお残っている

### 技術的要因

- 「電流や電圧を高精度に制御するデバイス」なので、基板のいたる所で使用されている
- 故障すると他デバイスに与える影響が大きい。用途も自動車・インフラ・医療等も多く、故障率は極めて低くなければならない
- そのため技術的には高温動作、高電圧・大電流、長寿命、高信頼性といった特性が求められ、チップだけでなくパッケージや封止材にもこだわった垂直統合が最適である
- 参考までに、ロジックICでは「通常の熱・電力条件での安定動作」、メモリでは「書き換え寿命やエラー率」であり、高負荷環境での信頼性がそもそも入っていないことが多い

### 経済的要因

- 多品種少量のためファウンドリの量産効果が得られにくい（ファウンドリもX-FABなど一部のみ）
- 品質・信頼性重視であり、一貫した品質管理体制やトレーサビリティが必要なため、外部ファウンドリには委託しにくい

# オプトエレクトロニクス(光半導体)

- 6割以上をCMOSセンサが占めており、CMOSセンサはソニーグループ一強である
- チップ性能最大化のため垂直統合で製造していたが、2024年頃から水平分業にシフトし、時代の転換点を迎えている

## CMOSセンサ市場の世界シェア

企業	世界シェア (2023年)
ソニー (日本)	45%
Samsung Electronics (韓国)	19%
Omni Vision Technologies (米国)	11%
ON Semiconductor (米国)	6%
STMicroelectronics (スイス)	5%
SK Hynix (韓国)	4%
GalaxyCore (中国)	3%
SmartSens Technology (中国)	2%
Teledyne (米国)	1%
キヤノン (日本)	1%

出所: 各種資料より野村證券作成

## CMOSセンサの要点

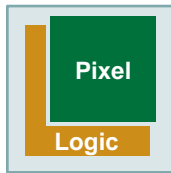
### シェア堅持のポイント

- オプトエレクトロニクスの過半数をCMOSセンサが占める
- **CCDセンサが主流であったが、ソニーは2000年代より携帯電話へのカメラ搭載の時流を読み、低消費電力だが低画質の**CMOSの高画質化**を研究。外部特許も取り入れ完成（オープンイノベーション）**
- 画像品質を出すために、**画素構造、微細加工プロセス、材料、読み出しロジック**に至るまで独自に最適化が必要。**カメラ性能を差別化する部品**であり、ソニー自社内で**垂直統合**ができていたので水平分業する必要がなかった

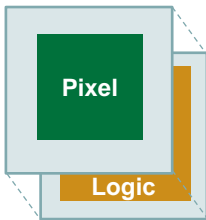
### 最近の動向

- **積層型センサ（Stacked CMOS）の登場により、画素層とロジック層を別ウエハで製造し、その後TSV（シリコン貫通電極）で接続する構造が普及。ロジック層はTSMC等の外部ファウンドリで製造が可能に**
- 実際にTSMC熊本の第一工場（2024年12月から稼働、月産5.5万枚）の約8割はソニーのCMOS向けのロジックウエハとなっている。今まさに、時代の転換点である

従来型



積層型



出所: ソニーHPより野村證券作成

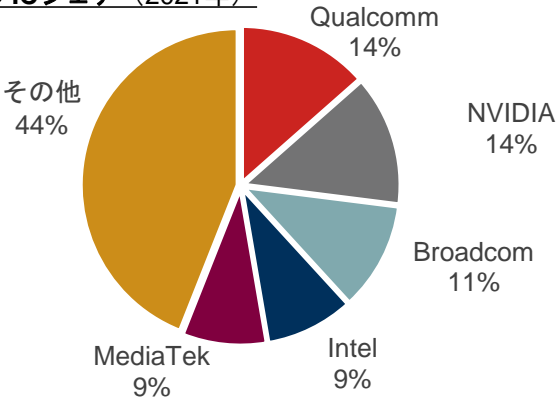
# IC(ロジック)

- 製品の構造上、水平分業に向いているが、1990年代以降の水平分業化の波に乗れず事業撤退した事例が多い
- 従前日本シェアが低いカテゴリであるが、生成AI推論市場を見据えた企業も登場している。現在ICを手掛ける企業はファブレスがメインとなる

## IC(ロジック)における日本企業の現状

企業名	製品	現況	備考
ソシオネクスト	ASIC (推論)	現行	富士通セミコンダクター、パナソニックのシステムLSI事業が2015年に事業統合。生成AI推論向けにASICを開発。ファブレス
EdgeCortex	ASIC (推論)	現行	東工大発ベンチャー。生成AI推論向けにASICを開発。ファブレス
ルネサスエレクトロニクス	車載SoC	限定的	日立製作所(2003年)、三菱電機(2003年)、NEC(2010年)が事業統合。一部車載向けがあるが、マイクロが主
東芝	LSI	撤退	2020年に撤退
ソニー	LSI (Cell)	撤退	2007年にCellを東芝に売却
LeapMind	ASIC (推論)	撤退	AIスタートアップ。2024年に解散

## ロジックICシェア (2021年)



出所: 各種資料より野村證券作成

## 水平分業に向いているポイント

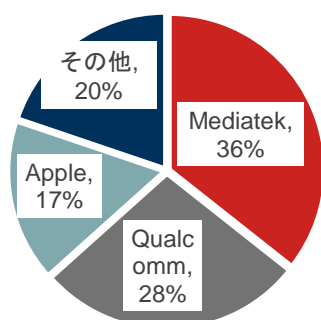
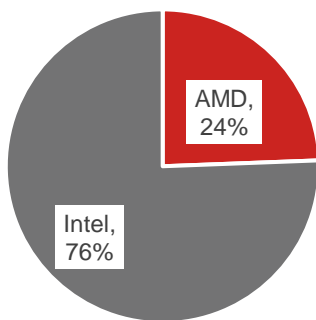
ポイント	内容
プロセスの標準化	複数顧客向けに対応する汎用プロセスが開発(TSMC:N3等)
大量生産性	複数顧客向けに同一プロセスで大量生産。コスト・歩留まりを高めた
設計再利用性	既存IP(CPUコア、AIエンジン、メモリコントローラ等)を組み合わせ設計が可能。製造ノウハウの重要度は下がり、ファウンドリの設計力での競争が重要視
投資負担分離のニーズ	微細化競争でファブ投資が兆円規模に達し、設計と製造のリスクを分離する合理性が増大

# IC(マイクロ)

- 市場の大半を占めるCPUは、従前より日本シェアが低い製品カテゴリである。PC向けには1990年代に数社挑むも撤退している
- マイコンではルネサスエレクトロニクスが高いシェアを保つ。TSMCと自社工場を並行運用するファブライツ戦略が奏功した

## CPUにおける日本企業の現状

PC向けCPUシェア (2024年第1四半期)    スマホ向けSoCシェア (2025年第1四半期)

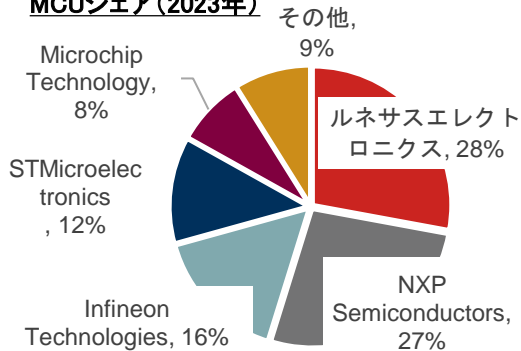


- IC(マイクロ)市場の大半を占めるCPUにおいて、従前より日本企業はほぼシェアがない。1990年代にPC向けに富士通やNECが挑むも撤退、現状はHPCやメインフレーム向けという限定的な開発をしている
- PC向けCPUにおいて、Intelを脅かすAMD(元Intelのセカンドソース)はファブレス企業であり、TSMCに製造委託している。一方で、Intelも自前主義を捨て、2024年に初めてCPU旗艦製品をTSMCへと外部委託した
- スマホ向けCPUは、ARMのIPを利用したSoCが主流。PC向けとは別世界

出所: 各種資料より野村證券作成

## MCU(マイコン)における日本企業の現状

MCUシェア (2023年)



出所: 各種資料より野村證券作成

企業名	製品	現況	備考
ルネサスエレクトロニクス	車載・産業向けMCU	現行	国内最大のマイコンメーカー。日立製作所、三菱電機、NECの半導体事業が統合。2018年にTSMCへの製造委託を決める(ファブライツ戦略)
ローム	車載・産業向けMCU	現行	ルネサス同様、AEC-Q100準拠
東芝	産業向けMCU	現行	モーター制御用マイコン等を開発
富士通	MCU	撤退	2013年に撤退
シャープ	MCU (家電向け)	撤退	2011年に撤退

## IC(メモリ)①

- 日本がDRAMで強かった要因として、政府主導の大手電機メーカーの共同研究プロジェクトが挙げられる
- その結果、1980年代日本の半導体メーカーは米国市場を席捲する。米国政府の反感を買い、日米半導体協定を締結することになる

## 日本DRAMの成長と日米半導体協定

## 日本のDRAMが急成長

- 1970年代後半から1980年代当初、メインフレーム等のコンピュータ需要が急速に拡大
- 1976年に国主導で**超LSI技術研究組合**が発足。富士通、日立製作所、三菱電機、東芝、NEC等がLSIについて共同研究を推進。4年間で微細加工技術、結晶技術、プロセス技術、試験・評価技術等の多岐に渡る研究を行い「トロール漁船並みの根こそぎの開発」と評された。現在でも欠かせない標準的な技術も開発された
- 上記技術をベースに総合電機メーカーの資本力で市場参入。1980年代から急激に市場シェアを伸ばし、DRAMを核として1980年代には**半導体世界シェア50%超**を達成

## 米国からの圧力

- **日本製のDRAMにより米国市場が壊滅的な打撃を受けた。**1986年、米国の意向を受け**日米半導体協定**を締結。内容は主に以下2つ、対象はDRAMがメイン
- ①**ダンピング対策**:日本のDRAMはコスト以下で販売していると米国が主張。**米国が独自に算出した構成市場価格を設定**
- ②**日本市場での米国製半導体のシェア目標**:日本国内における外資半導体(特に米国)のシェア20%以上を努力目標とした
- 参考までに、1987年4月には日米半導体協定違反を理由に日本製パソコン等3品目に100%の報復関税を課している

## IC(メモリ)②

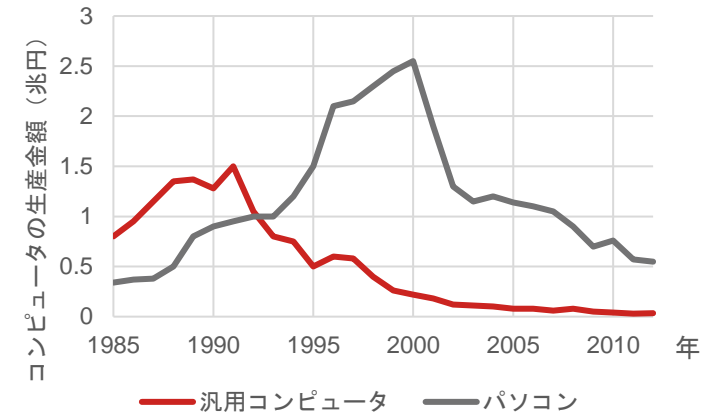
- DRAMは日米半導体協定をきっかけに競争力を失う。その隙に政府の強力な支援を背景に韓国企業(Samsung Electronics、SK Hynix)が台頭した
- 市場がメインフレームからパソコンにシフトし品質要求が下がる中で、日本は高品質・高価格を維持し、完全に韓国に市場を奪われた

## DRAM市場の転換

## メインフレームからパソコンへ市場転換、韓国の台頭

- 1990年代は1機数億円のメインフレームから手頃な価格帯であるパソコンに市場が移っていた。その結果、従前のような高価格長寿命のDRAMよりも、B2C向けの低価格中寿命のDRAMが求められるようになった
- 韓国政府の強力な支援(国策銀行による大規模融資、設備投資や研究開発に対する法人税減免等)を背景に1990年代以降に急成長。韓国企業は上記ニーズにマッチしたDRAMを開発、日本企業を駆逐しSamsung ElectronicsとSK Hynix等の韓国勢が世界シェアトップになった
- 一方で、日本は従前の主要顧客であるメインフレームの用途向けに高価格長寿命の製品を作り続け、パソコン市場には受け入れられなかった

## メインフレーム、パソコンの市場規模推移



## 現在の各国状況

- 日本: 日米半導体協定による価格監視、市場開放で攻勢を抑えられ、競争力を失い始める。1990年代のメインフレームからパソコンへの市場転換、それに伴う要求スペックの変化に対応できず次々と撤退。2012年のエルピーダメモリの経営破綻を最後に0社となった
- 米国: 日米半導体協定が一定の防波堤になったが、収益性の回復には至らず次々に事業撤退。Micron Technologyのみ政府補助金を受けながら残存者利益を刈り取り、唯一生き残った1社となる
- 韓国: 日米の衰退を横目に市場の変化に機敏に対応し世界トップに。2023年時点でもSK Hynix36%、Samsung Electronics34%と韓国がシェアトップを維持。生成AIにおける市場変化にも対応しており、HBMにおいても高いシェアを維持

## 過去分析 ～まとめ～

- 勝因、敗因からの教訓は以下3つに集約される
- ①垂直統合の強みを発揮できる領域が望ましい、②市場の変化を見極めて適合する、③官民連携の模索

### 勝因からの学び

製品カテゴリ	勝因	教訓
ディスクリット	<ul style="list-style-type: none"> <li>■ 水平分業が技術的・経済的に不要であり、今も日本企業が得意な垂直統合が残っている</li> </ul>	①垂直統合の強みを発揮
オプトエレクトロニクス (CMOSセンサ)	<ul style="list-style-type: none"> <li>■ 性能を出すために垂直統合が重要であった</li> <li>■ 一方でTSVの普及に伴い、シェアトップのソニーもTSMCとの水平分業を2024年12月開始。時代の転換点</li> </ul>	①垂直統合の強みを発揮 ②市場の変化に適合
IC マイクロ (マイコン)	<ul style="list-style-type: none"> <li>■ 早期から水平分業にシフト</li> </ul>	②市場の変化に適合
1980年代のDRAM	<ul style="list-style-type: none"> <li>■ 国主導による超LSI技術研究組合が発足</li> </ul>	③官民連携

### 敗因からの学び

製品カテゴリ	敗因	教訓
1990年代以降のDRAM	<ul style="list-style-type: none"> <li>■ 日本が得意なはずの垂直統合であるが、メインフレームからパソコンへの市場推移に伴い、高価格長寿命ではなく、低価格中寿命製品に需要がシフト</li> <li>■ 韓国政府の強力な支援により、Samsung ElectronicsとSK Hynix等の韓国勢が大逆転</li> </ul>	②市場の変化に適合 ③官民連携

## 過去分析から見る、未来への可能性

- デバイスメーカーは大手企業が多く、ドラスティックな事業方針転換は容易ではない。従前の強みを発揮できる製品展開が期待される
- 一方、デバイスメーカー以外は既存製品カテゴリに捕らわれることなく、生成AI関連における新規の勝ち筋を検討する余地がある

### 日本企業が集中すべき製品カテゴリ

#### デバイスメーカー

- 日本企業がシェアを取れているのは市場規模が限定的な領域が中心である(ディスクリート、CMOSセンサ、マイコン)
- 一方で、急な製品カテゴリ変更の開発は困難である。**従前の強みを発揮できる製品カテゴリでの製品展開**が期待される

#### デバイスメーカー以外

- 日本は高い成長が期待される生成AI市場(GPU、HBM等)において、なかなか関与できていない
- しかし、デバイスメーカー以外であればデバイスカテゴリに捕らわれることなく、自社技術を生成AI市場に投入することが可能である。**生成AI市場**における新しい技術領域において、**教訓を踏まえることにより、日本企業の勝ち筋を見出すことが出来るのではないか**

- ・ 大手デバイスメーカーの開発方針は概ね決まっているであろう
- ・ デバイスメーカー以外の企業における新しいビジネスチャンスはどこか、分析を行う

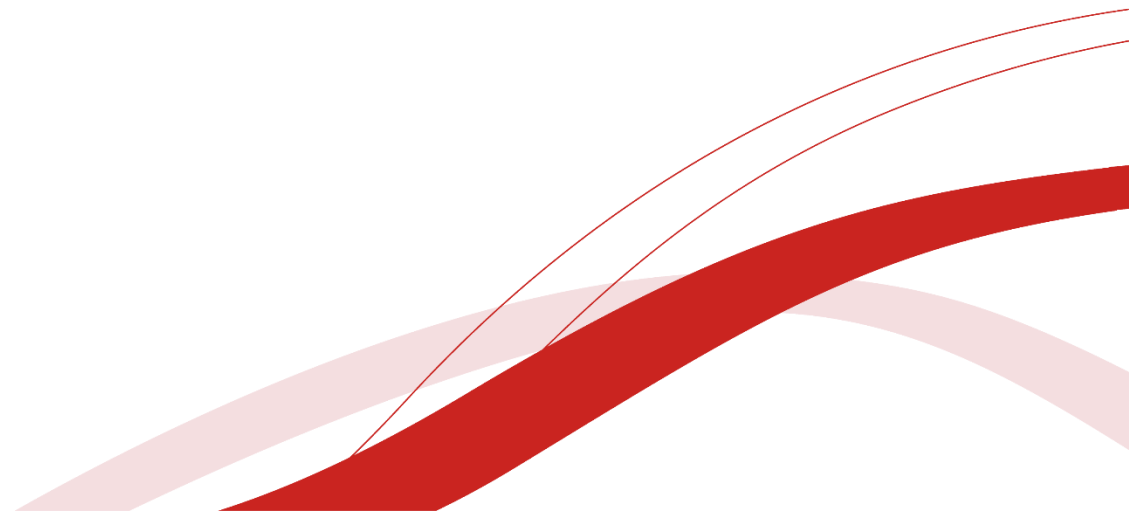
# 生成AI市場



### 教訓

- ① 垂直統合の強みを発揮できる領域
- ② 市場の変化に適合
- ③ 官民連携

## 2. 未来への提言



## 過去分析から見る、未来への可能性

- 過去分析からの各種教訓を踏まえ、生成AI市場における日本企業のビジネスチャンスを整理する

### 未来への可能性

---

## 01 垂直統合の強みを発揮できる領域

---

- 光電融合
- ガラスインターポーザ

## 02 市場の変化に適合

---

- 学習から推論への変化

## 03 官民連携

---

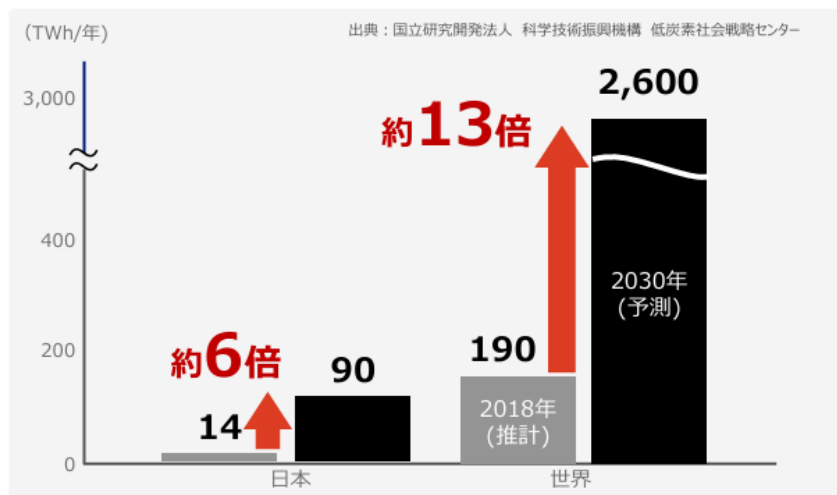
- ラピダス

# 光電融合 ～必要となる背景～

- 生成AIの登場により、データセンターの消費電力の増加が課題となる
- その解決策の一つとして光電融合がある。通信や計算を電気から光に変えることにより、低消費電力、低発熱、高速化等が可能となる

## データセンターの電力消費や課題

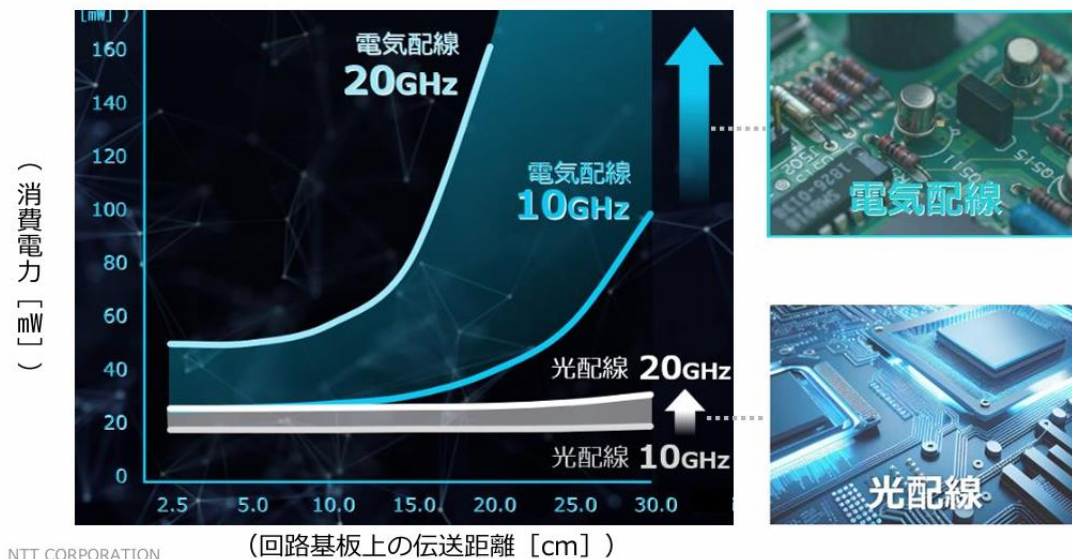
### データセンターの電力消費



- 世界的にデータセンターの消費電力増加が見込まれる
- 半導体を低消費電力のものに変える工夫もあるが、光電融合の方が消費電力の低減効果が高いとされている

出所：左右共にNTT「電気通信市場検証会議 ヒアリング資料」2024年12月9日より野村證券作成

## 光電融合の概要

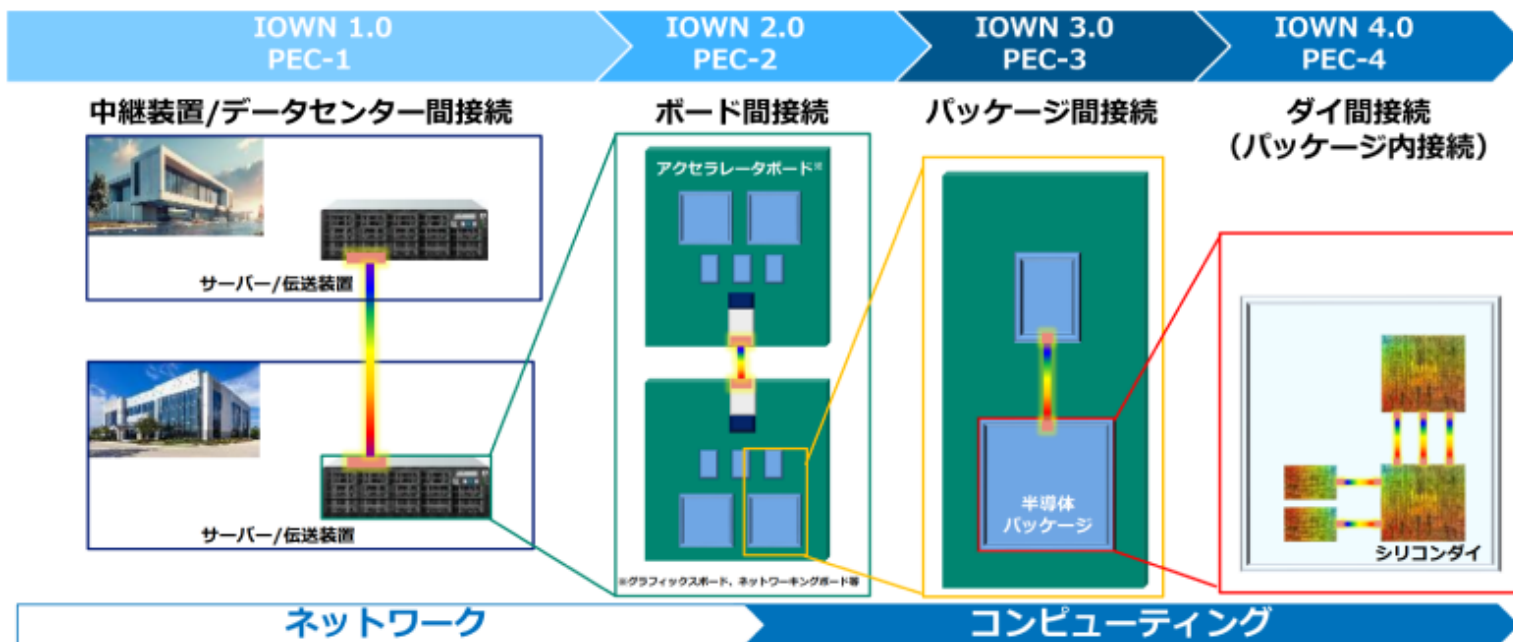


- これまで電気で処理してきた計算、通信の領域を光に置き換える技術
- 光は電気と異なり配線抵抗によるジュール熱 (I<sup>2</sup>R損失) がないため、消費電力が少なく、発熱がない。また光の特性により高速化・長距離化にも向いている新技術
- 考え自体は光通信技術の進展とともに自然発生した概念で、1970年代頃から基礎研究はされていた。ここ数年、AI時代に伴う爆発的なデータ使用量の増加に伴い注目が集まる。国内ではNTTのIOWNが有名

# 光電融合 ～ロードマップ～

- 「電気を光に置き換える」箇所は複数あり、その場所によってフェーズが異なる。2025年8月時点はフェーズ1.0～2.0である
- NVIDIAはスイッチング製品の「Quantum-X」を2025年下期に販売予定である。NTTは大阪・関西万博にてAPN(All-Photonics Network)の実証実験をした

## 光電融合の4つのフェーズ



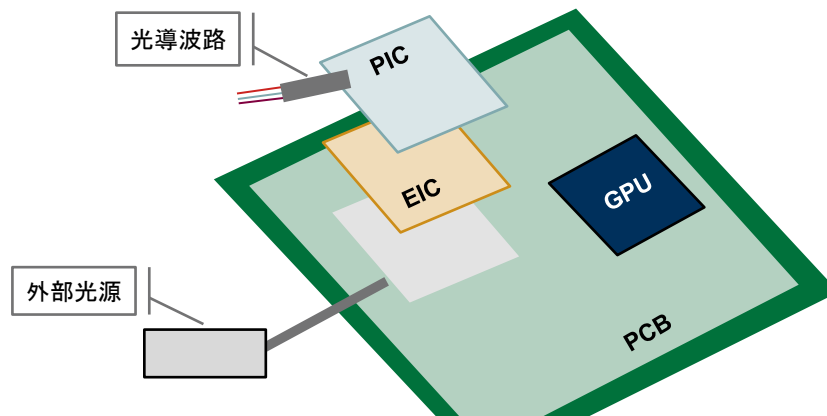
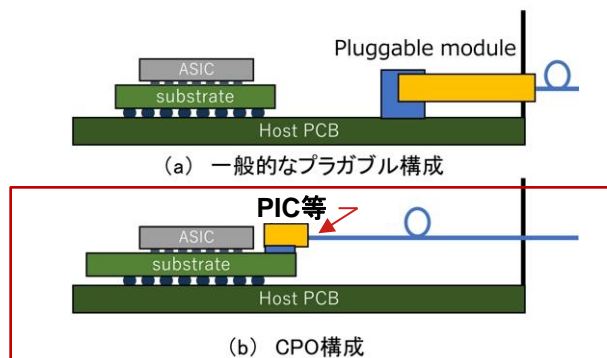
電力効率	1倍	13倍	-	100倍以上
大容量化	1.2倍	6倍以上	125倍以上	-

出所: NTT「電気通信市場検証会議 ヒアリング資料」2024年12月9日、NTT「IOWN構想からみた電力事業の今後」2024年6月6日より野村證券作成

# 光電融合 ～CPO～

- 光信号と電気信号を変換する光集積回路(PIC、Photonic integrated circuit)を、GPU等とともに半導体パッケージ内に封入するCPO(Co-packaged optics)を業界全体で推進している
- IOWN1.0相当の製品はないが、NVIDIAではTSMC等と協力し、一足飛びでIOWN2.0相当の製品(Quantum-X)を開発中である

## CPOの概要



### CPOの登場

- GPUまで極限に近づけるため、従前はPCB基板上にあるPICを半導体パッケージ内に封入する技術。電気配線が短くなり高効率。従来のPICの位置に比べ、約3割の電力で同じデータを伝送できる
- 2024年にBroadcomが製品化した「Baily」が世界初。2025年にはNVIDIAが製品化の予定。両社は協力関係で、業界標準化団体(OIF: Optical Internetworking Forum)にも参画し、CPOの標準化を進めている

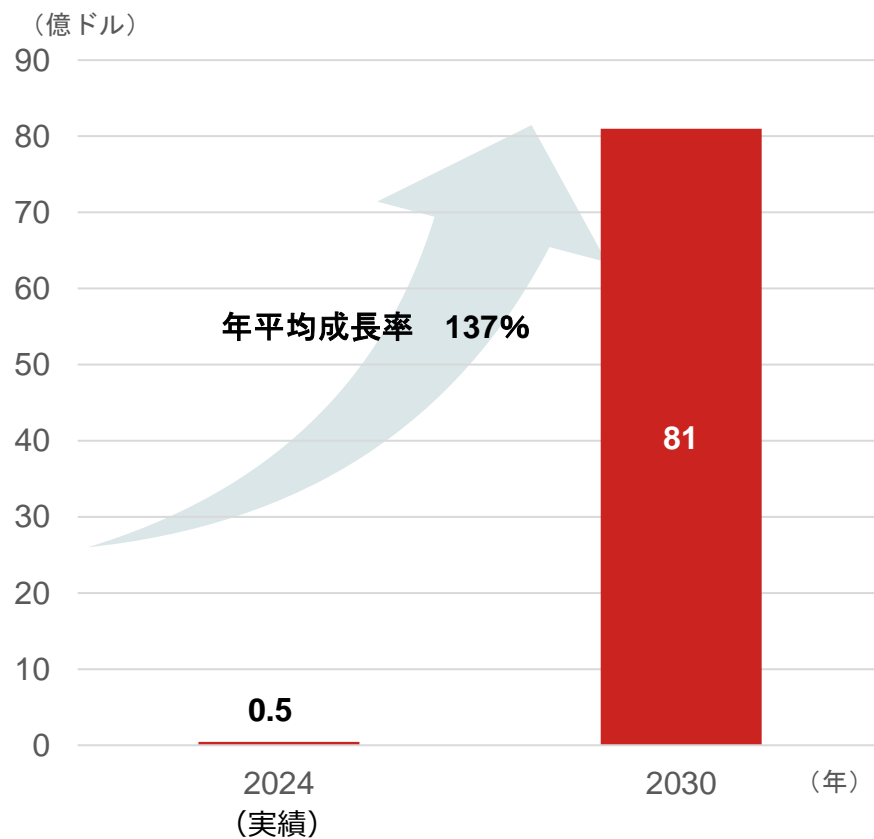
### CPOの内部構造

- 大別するとPICの他にEIC(Electric IC)、光導波路、外部光源といった構成部品が重要  
PIC: 光信号を扱う集積回路。光変調器、光検出器等の光デバイスを統合  
EIC: 電気信号を扱う集積回路。トランジスタやアンプ等の電子デバイスを統合  
光導波路: チップ内の光の配線  
外部光源: 発熱・故障時の交換性等から外部化。将来は内部光源となる可能性
- 課題はパッケージに封入する過程で微細な位置合わせが必要になる光学部品もリフロー等の熱処理を受ける点。光学部品をパッケージ化しているため、PIC等の光学部品が故障した際に簡単に取り換えられない点等がある

## 光電融合 ～市場規模～

- 光電融合はデータセンター需要で拡大期に突入した
- 年平均成長率は137%とも試算されており、2030年には81億ドルに拡大するとされている

### 光電融合におけるCPO (Co-packaged optics) の市場規模

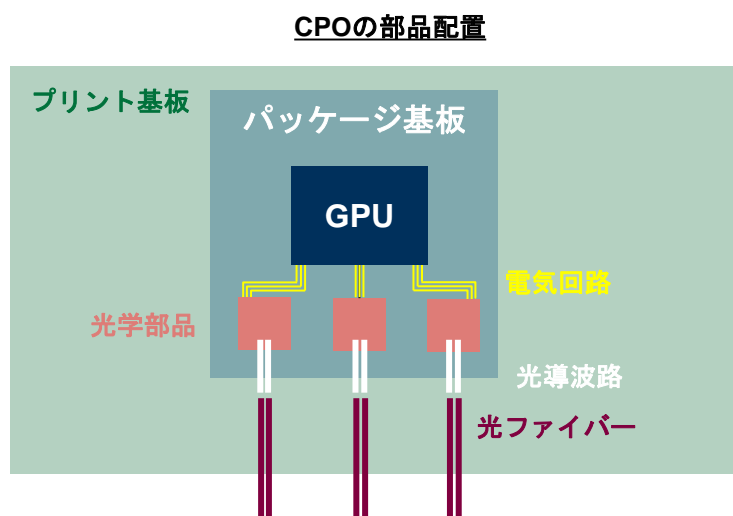


- 現時点では開発が始まったばかりのため、足元の市場規模はほとんどない
- 一方、データセンターによる電力消費量の増加は既に社会課題となっており、需要は急拡大している
- IOWN3.0(パッケージ間接続)は2028年に達成されている想定である。半導体内部接続も光化するIOWN4.0相当は2030年以降と言われているため、実現した場合はここから更に市場が拡大する可能性が高い

# 光電融合 ～光導波路～

- PIC、外部光源は用途によって適切な選択肢が変わる
- 一方で、光源やPICに寄らず光導波路は選択が可能のため、コストと性能のバランスに優れた特定技術がデファクトスタンダードとなる可能性が高い

## 光導波路の概要



現状
<ul style="list-style-type: none"> <li>■ 窒化シリコン、ポリマー、ガラスの3種類が現状の主な検討材料</li> <li>■ 性能、コスト、信頼性の観点から現状は窒化シリコンがリード。長期的には、ガラス基板+ガラス導波路の加工コストが下がるようであれば、伝送損失の面からデファクトとなる可能性もある</li> <li>■ EIC、PIC、外部電源と異なり、状況に応じて最適なものを選ぶのではなく、特定の技術がデファクトスタンダードを取る領域であると考え</li> </ul>
課題
<ul style="list-style-type: none"> <li>■ 光を扱うため、接続時の位置ずれが致命傷となる。ずれの許容量は1μmとも言われ、アライメントの技術的難易度が非常に高い</li> <li>■ 発熱量が大きいチップに近いいため、膨張と収縮による後天的な軸ずれの恐れがある。熱サイクルに耐えられる高信頼性が必要</li> </ul>

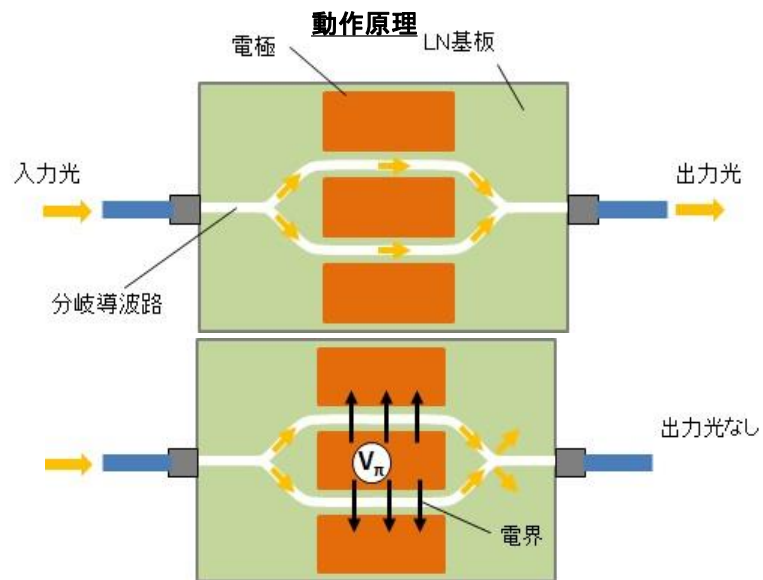
技術比較	伝送損失	加工コスト	耐熱性	開発企業
窒化シリコン	○ 0.1dB/cm程	○	◎ 400°C以上	住友電気工業
ポリマー	× 0.2~0.5dB/cm	◎	× 250°C	AGC、レゾナック、住友電気工業
ガラス	◎ 0.1dB/cm以下	×	◎ 450°C以上	AGC、大日本印刷

注: 伝送損失、コスト、耐熱性は、良い方から順に、◎→○→△→×となっている  
 出所: 各種資料より野村證券作成

# 光電融合 ～PIC 光変調器～

- PICは主に光変調器(電気信号を光信号に変換)と、光検出器(光信号を電気信号に変換)等から構成される
- データセンター内で必要となる帯域が異なるため、適材適所で光変調器の素材が選定されると思われる

## 光変調器の概要



### 現状

- シリコン、インジウムリン、ニオブ酸リチウム、窒化シリコン、ハイブリット等、様々な材料が検討されている。特定の材料に集約するのではなく、帯域に応じて使い分けが生じる
- シリコン半導体の製造技術を用いて光集積回路を作る技術をシリコンフォトニクスと呼び、現状で開発のしやすさからシリコンが開発事例では多い
- シリコン以外の素材は性能面で優れるものも多く、様々な企業が研究開発を進めている

### 課題

- チップ発熱による熱影響で安定的な動作が難しい
- 限られたパッケージ内スペースで高性能を維持するための小型化・高集積化が困難

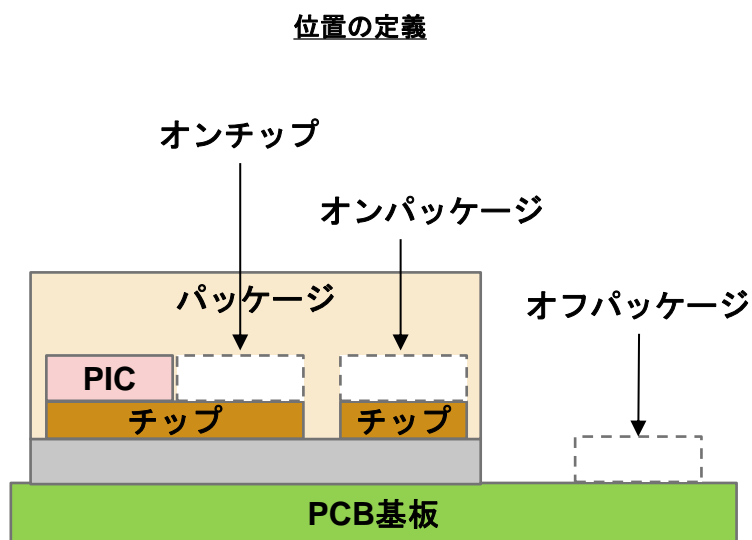
技術比較	帯域	コスト	耐熱性	開発企業
シリコン	～30GHz	○	△ 約300℃	Intel、Coherent、NTT、古河電気工業
インジウムリン	40～70GHz	△	○ 500℃以上	三菱電機、NTT、古河電気工業
ニオブ酸リチウム	100GHz超	x⇒△	◎ 1000℃以上	TDK、富士通、ファイバーラボ

注:コスト、耐熱性は、良い方から順に、◎→○→△→×となっている  
 出所:ファイバーラボHPより野村證券作成

# 光電融合 ～外部光源～

- 光で通信をするためには外部の光源が必要となる
- 光源の種類、発光材料等、分類方法は多岐に渡るが、光源を置く位置が電力効率や実装難易度を大きく左右する

## 外部光源の概要



現状
<ul style="list-style-type: none"> <li>■ 外部光源を置く場所により、オンチップ、オンパッケージ、オフパッケージと分類が可能</li> <li>■ 光源が遠くなると光導波路でのロスが大きくなるため、より強い光源(高消費電力)が必要となり電力効率が落ちる</li> <li>■ 現状のCPOではオフパッケージのみ。オンチップが理想だが、実現には時間が必要であり、2030年以降となる</li> </ul>
課題
<ul style="list-style-type: none"> <li>■ オンチップでは光源と半導体では製造プロセスが大きく異なるため、現時点では集積が難しい</li> <li>■ オンパッケージでは光源の熱が近傍のロジックICに影響(逆も然り)を与える</li> <li>■ オフパッケージでは電力効率の低さ</li> </ul>

	接続距離	電力効率	実装難度	コスト	開発企業
オンチップ	μm～mm級	◎	非常に高い	×	Intel
オンパッケージ	mm～cm級	○	高い	△	住友電気工業
オフパッケージ	数十cm級	△	低い	○	古河電気工業(世界初)、京セラ、Ayar Labs

注: 電力効率、コストは、良い方から順に、◎→○→△→×となっている  
 出所: 各種資料より野村證券作成

## 光電融合 ～NVIDIA事例～

- IOWN2.0相当の製品を2025年下期に販売する予定で、TSMC等の外部技術を活用している
- 完全な垂直統合・水平分業は難しく、水平分業と垂直統合が共存する構造となりうる

### NVIDIAの最新動向から推測する業界構造

#### NVIDIAの最新動向

- Quantum-Xを2025年下期、Spectrum-Xを2026年に販売予定である。いずれもIOWN2.0のボード間接続相当の製品である
- NVIDIAが自社開発したのはスイッチASIC (GPU・スイッチIC+EIC) やシステムアーキテクチャとされている。一方で、半導体製造およびパッケージ (TSMCのCOUPE\*) やPIC製造や光部品においては外部技術を利用しているとされる
- 2024年にBroadcomが製品化したBaillyが世界初。ただし両社は協力関係で、業界標準化団体 (OIF: Optical Internetworking Forum) に参画し、CPOの標準化を進めている

#### 事例からの仮説

- 求められる技術が異なるためCPO全体の垂直統合・完全な水平分業は難しく、**水平分業と垂直統合が共存する業界構造になると推察する**
- **水平分業が望ましい領域**: 各部品で専門的な企業が必要、**光電融合モジュールの各種構成部品製造**
- **垂直統合が望ましい領域**: 部品単独ではなく、全体最適化 (アライメントや温度プロセス管理) が重要なPICとEICの結合、**CPO全体の封入、CPO+ロジックICの統合**



- **セット全体の性能の中核を担うロジックICメーカーか、全体最適のために最終的に必須となるOSAT\*やTSMCのような高度なパッケージング部門を保有する企業が主導権を握りやすい構造である。PICも光電のコアコンピタンスであるため、主導権を握る可能性も捨てきれない**

注: COUPE\*とはEICとPICの三次元積層技術

OSAT\*とは「Outsourced Semiconductor Assembly and Test」の略で、半導体の後工程である組み立てとテストを請け負う企業や業界

出所: 各種資料より野村證券作成

# 光電融合 ～その他主要企業動向、まとめ～

- 米国では大手企業を中心に、大手同士やスタートアップを含めた協業やM&Aが進む
- 日本企業の勝ち筋としては、光電融合デバイス構成部品の製造・開発がある

## NVIDIAの最新動向から推測する業界構造

企業名	概要
NVIDIA (米国)	<ul style="list-style-type: none"> <li>2025年に販売予定のQuantum-XIにCPOを採用予定。TSMCとは製造面で協力、Broadcomとは標準化推進の面で協力</li> </ul>
Broadcom (米国)	<ul style="list-style-type: none"> <li>光スイッチASIC*を展開予定。<b>NVIDIAと同様にTSMCと協業</b></li> </ul>
AMD (米国)	<ul style="list-style-type: none"> <li>シリコンフォトニクス設計のスタートアップ企業Enosemiを2025年7月に買収。CPOソリューション開発を加速。周辺領域でもM&amp;Aを重ねる</li> </ul>
TSMC (台湾)	<ul style="list-style-type: none"> <li><b>先進のシリコンフォトニクス技術のCOUPE (EICとPICの三次元積層) を保有</b></li> </ul>
Ayar Labs (米国)	<ul style="list-style-type: none"> <li>インターポーザの内部に光検出器を搭載する技術を開発するスタートアップ</li> <li>IntelやGlobal Foundriesと協業</li> <li>その逆で光変調器を内蔵する技術を開発するCelestial AIというスタートアップも、同様に注目を浴びる</li> </ul>
NTTグループ (日本)	<ul style="list-style-type: none"> <li>古河電気工業や新光電気工業等と共にNEDO補助金400億円超を受ける予定</li> </ul>

現状
<ul style="list-style-type: none"> <li>海外では大手企業だけでなく、M&amp;Aや協業といったスタートアップ連携も進む</li> <li>国内では大手主体で話が進んでおり、現状は<b>中堅企業や中小企業の参入は限定的</b></li> </ul>
仮説
<ul style="list-style-type: none"> <li>求められる技術が異なるためCPO全体の垂直統合・完全な水平分業は難しく、<b>水平分業と垂直統合が共存する業界構造になると推察する</b></li> </ul>

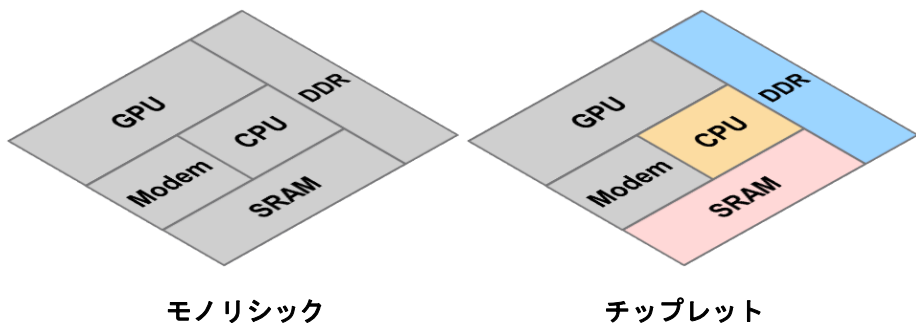
日本企業の勝ち筋
<ul style="list-style-type: none"> <li>日本が得意とする<b>技術擦り合わせによる垂直統合は、日本としてケイパビリティに乏しい後工程の領域</b>(微細加工、プロセス管理、熱処理等)であった</li> <li>勝ち筋としては、<b>光電融合デバイス構成部品の製造・開発</b>がある</li> </ul>
<ul style="list-style-type: none"> <li>光導波路は素材開発に近く、<b>擦り合わせ技術の側面が弱い</b>ため、<b>大手の研究開発</b>にてある程度収束する可能性がある</li> <li>PICは多くの素材が研究開発され、EICとの擦り合わせもあり、比較参入や協業の可能性のある領域ではないか。また機能上、<b>PICが光電融合の肝</b>となりうる</li> <li>外部光源は理想に対し、現実が乖離している状況のため、<b>参入余地は大いにある</b>と考える。<b>国内スタートアップが大手企業から提案があり、共同で開発している事例も聞く</b></li> </ul>

注: 光スイッチASIC\*とは光信号を使ったデータ転送を制御するASIC  
出所: 各種資料より野村證券作成

# ガラスインターポーザ ～概要～

- 生成AIのGPU等、高機能化するチップ開発において、コスト削減のためにチップレット(個片化)が主流になっている
- チップレットに伴い、複数のダイを高速に繋ぐため中基板であるインターポーザが必要になり、複数の素材が検討されている

## チップレットのコンセプト



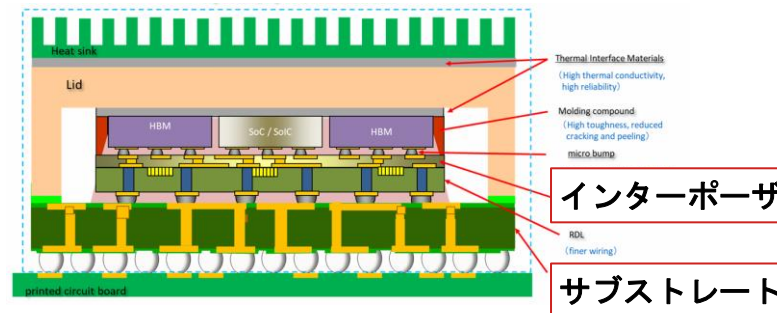
### チップレットが推進される背景

- 1チップで出来ていたものをあえて個片化するには理由がある
- 最大の理由は歩留まり改善である。微細加工では不良品が付きもので、面積が大きい場合、不良の発生確率は上がり、一部に不良が出たとしてもチップ全体が不良となってしまう
- 1チップでは同一のプロセスノードで作られていたものを、**適材適所で異なるプロセスノードのチップを組み合わせることが**できる

出所: 各種資料より野村證券作成

## チップレット内のインターポーザ

### 断面図



### チップレット化に伴いインターポーザが注目

- 基板(サブストレート)の上にインターポーザという中基板を実装し、その上に各種半導体チップを搭載する
- 現在は既存半導体プロセスを流用し作成可能なシリコンインターポーザや、安価な有機インターポーザが主流である
- 新技術のガラスインターポーザに注目が集まっている。熱膨張係数がシリコンに近く、微細加工も可能で、両者の中間の価格帯となりうる

出所: NEDO資料より野村證券作成

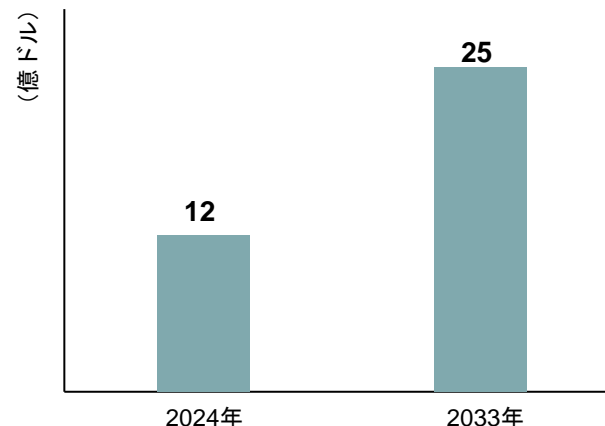
# ガラスインターポーザ ～市場規模～

- 物質特性とコスト低減の余地があることから、ガラスインターポーザが注目されている
- 2033年時点で25億ドルの市場とされているが、生成AIの伸び率を勘案すると、より大きな市場に成長することも期待される

## ガラスインターポーザの素材特性比較

	シリコン	有機	ガラス
配線微細度 (小型化)	◎ (1~2μm)	△ (10μm~)	○ (2~5μm)
熱膨張率 (信頼性)	◎ (半導体と同じ)	× (大きい)	○ (同程度)
面の平坦性 (伝送速度)	◎	×	◎
コスト	× (面積制限)	◎	△ (開発中)

## ガラスインターポーザの市場規模



### ガラスであるメリット

- シリコンでは丸型ウエハから四角のインターポーザを取るため、ロスが大きく低コスト化が難しい
- 有機インターポーザに関しては、そこまで高い特性が求められないが低コスト化したい場合に、限定的に使われている
- ガラスインターポーザが小型化、高信頼性、高速化、高生産性といった特性のバランスの良さの観点で注目され、各社が研究開発を進めている

### 現時点で想定される市場規模は限定的

- 2024年以降、年率9%成長が見込まれているが、生成AIの伸び率次第で上振れも期待できる
- インターポーザより長期目線 (2028年以降) では、100億ドルと言われるガラスサブストレート市場も見込まれる。インターポーザの技術を応用可能である

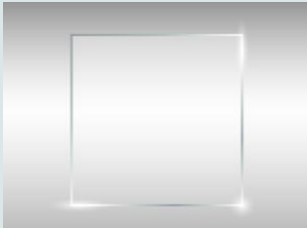


注: 性質が優れる順に、◎→○→△→×となっている  
出所: 左右共に各種資料より野村證券作成

出所: VerifiedMarketReportより野村證券作成

# ガラスインターポータ ~コンソーシアム~

- 日本ではガラス素材企業が中心となり、ガラス加工企業、めっき企業とコンソーシアムを形成している。掛け持ちもあるようである
- 日本以外では中国メーカーも開発に力を入れており、基板メーカーが中心となってコンソーシアムを形成しているが、日本企業のレベルには達していないと見られる

## ガラスインターポータのバリューチェーン

	ガラス素材	ガラス加工	めっき
概要	<ul style="list-style-type: none"> <li>■ 国内では、ガラス素材企業が中心となり、ガラス加工やめっき企業とコンソーシアムを形成する事例が多い</li> <li>■ インターポータは0.4mm、サブストレートでは1mm程の厚さが多い</li> <li>■ 薄型化の開発が盛んであったが、実装時のハンドリング難度が高いため、最近では厚膜化の傾向</li> </ul>	<ul style="list-style-type: none"> <li>■ 紫外レーザー等のレーザー微細加工が中心。最新技術では東大とAGCによるピコ秒レーザーも開発され、ナノ秒レーザーの100万倍の加工速度を実現した</li> <li>■ 微細貫通孔加工が最も難しい。ストレート型やテーパ型などあるが、めっきへの転換のしやすさの観点から、最近では砂時計型が主流</li> </ul>	<ul style="list-style-type: none"> <li>■ 表面がフラットなためめっき難度は非常に高い。無電解めっきが主</li> <li>■ ガラス基板の両面の貫通孔へのめっき(TGV)が最難関</li> <li>■ 表面と裏面の入り口から先に金属が析出し塞いでしまい、内部が空隙となることがある。それを防ぐため、砂時計型の貫通孔が多い</li> </ul>
企業例	<ul style="list-style-type: none"> <li>■ AGC、HOYA、オハラ、Schott（ドイツ）、Corning（米国）等</li> </ul>	<ul style="list-style-type: none"> <li>■ ガラス素材メーカーの加工関連会社、オハラ等</li> </ul>	<ul style="list-style-type: none"> <li>■ 奥野製薬工業、上村工業、アキレス、JCU等</li> </ul>
イメージ	<p>加工前基板</p> 	<p>レーザー加工後</p> 	<p>めっき後</p> 

出所: 各種資料より野村證券作成

# ガラスインターポーザ ～まとめ～

- 海外企業の号令で開発が開始したが、TSMCなど一部企業では別方式の開発の話もある
- 現時点で、日本は開発においてリードしている。一方で、半導体内部構造の意思決定権は後工程機能を有する他国企業にある
- 光電融合と密接な関係があるため、今後コンソーシアムに光学系企業の参画は一考の価値がある

## 海外企業の動向

検討企業	概要
Intel	2020年代後半の実用化を宣言。国内外の部材各社が開発を開始
TSMC & NVIDIA	NVIDIAからの強い要請を受けて一時中断していたガラス基板の研究開発を再開。2025-2026年に上市するという話も 一方で、TSMCは2025年に有機ポリマーであるCoPoS（大型方形基板上にチップ配列）の開発を進め、2026年にVisEraに試作ラインを設立予定、2029年に上市という報道も
ラピダス	採用を検討
Samsung Electronics	次世代半導体向けのガラス基板開発を発表。継続投資や人材確保の報道も。量産時期は段階的有機基板の可能性も残している
SKC（SKグループ傘下）& Absolics（SKC米子会社）	ガラス基板の商用化最有力候補の一つ 2021年にガラスコア基板の開発を発表。2024年にジョージア工場で試作稼働、2025年に専用の製造ラインの準備完了見込み ⇒IntelやTSMC？向けを想定

## 日本企業の勝ち筋

- ガラス素材、ガラス加工、めっきの技術擦り合わせが重要な垂直統合領域であり、世界的に見ると日本企業が業界をリードしている
- 一方で、日本はOSATや大規模な後工程機能を保有する企業に乏しく、どの内部構造方式を採用するか<sup>1</sup>の意思決定権を保有する企業がないことはリスクである
- インターポーザ（半導体内部構造）と光電融合は密接な関係があるため、光電融合を意識した開発も重要である。実際にTSMCはCoPoSの試作ラインをVisEra（光学系に強みを持つ企業）に設立予定であり、**光電融合×内部構造の観点で開発を進めている**
- ガラス基板のコンソーシアムでは光学系企業の参画をあまり耳にしないため、今後一考の価値はあるだろう

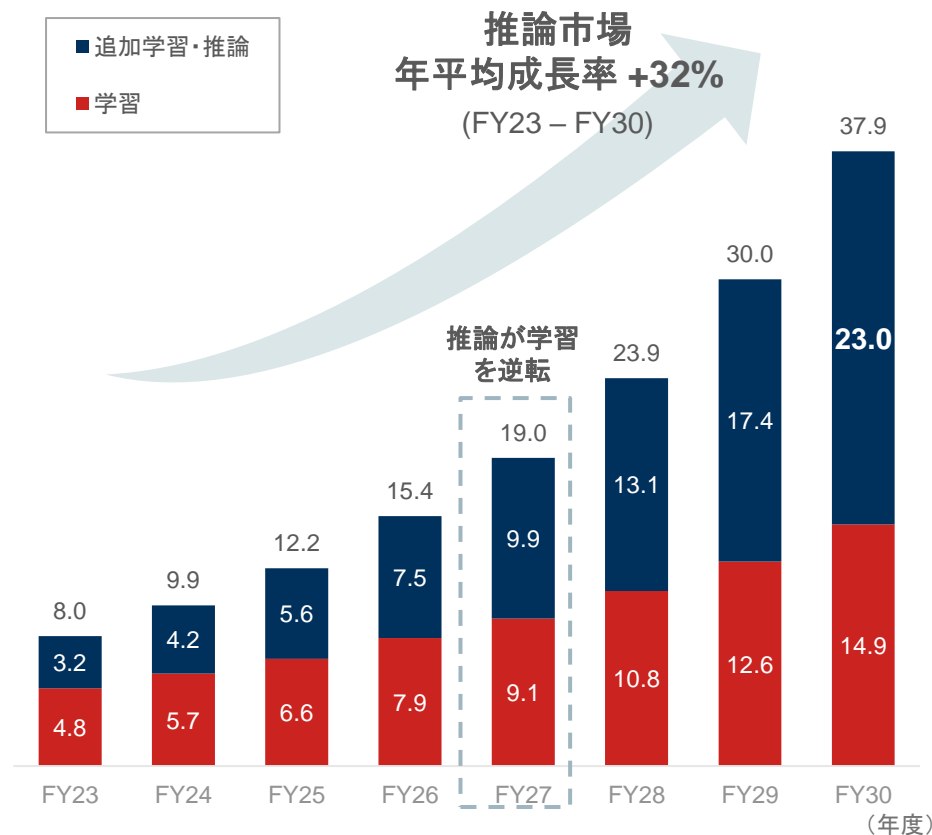
出所: 各種資料より野村證券作成

# 生成AI ～学習から推論へ移行～

- データセンター向けの推論用AI半導体市場は、年率32%増のペースで成長し、2030年に23兆円に到達する見込みになっている
- グローバルクラウド関連企業の設備投資も、直近まで急拡大を続けており、2024年第4四半期には前年度比で68%増加した

## 世界のデータセンター向けAI半導体市場の推移予測

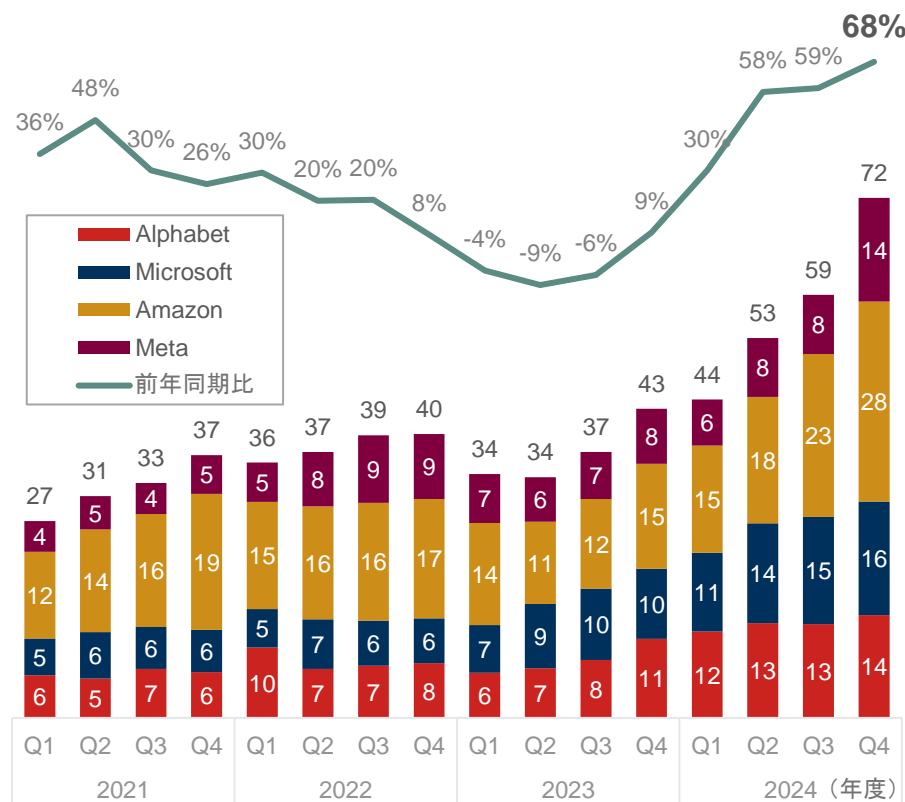
(兆円)



出所: アーサー・ディー・リトル・ジャパン推計から野村證券作成

## グローバルクラウド関連企業の設備投資推移

(十億ドル)



出所: クラウド各社決算資料から野村證券作成

# 推論用AI半導体におけるゲームチェンジ

- 学習領域では大量のデータ処理力とCUDA\*環境が重視された一方、推論領域では即応性が重要であり、CUDAへの依存度も小さい
- AI半導体の主戦場が推論向けに移行することで必要とされるロジック半導体の性能に変化が生じる

	学習向けGPUの要件・特徴	推論向けASICの要件・特徴
用途	LLMモデルのトレーニング	学習済みLLMを使った予測・実行
開発環境	GPUの行列計算機能を向上させるCUDAが一般的	必ずしも行列計算を必要とせず、学習よりもCUDAへの依存度が低い
計算で重視される要件	大量のデータを高精度で処理できるか ・ 超並列計算 ・ 高メモリ帯域(1回のデータ転送量大)	即応性 ・ 低遅延の繰り返し計算能力
メモリ帯域幅	非常に広い帯域が必要	オンプレでのLLMでは、広い帯域幅が必要
並列計算能力	重要	学習ほど求められない
FLOPS	非常に高い(数PFLOPS)	高い(数TFLOPS)
ビット数	高精度が必要	学習ほど求められない
レイテンシ	重視されない	非常に重視される(超低遅延)
ネットワーク	高速ネットワーク	用途による
必要消費電力	非常に大きい	学習より省電力

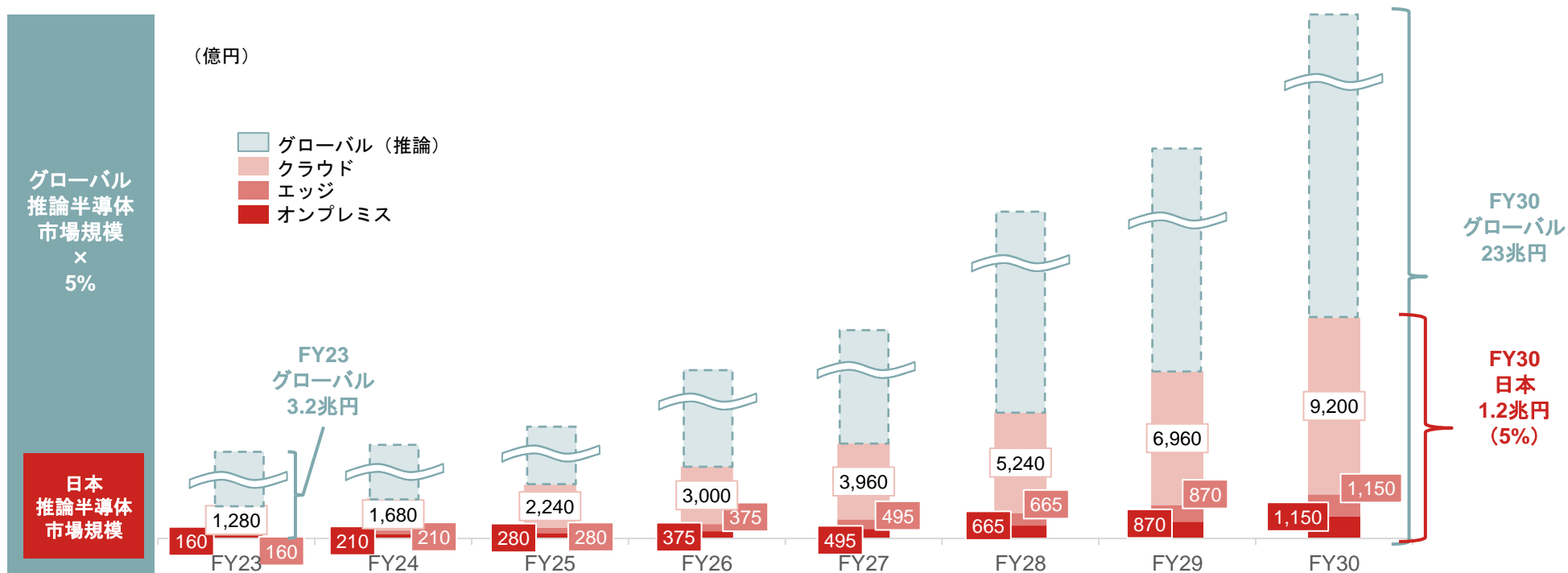
推論と学習では求められる技術的要件が異なり、NVIDIA以外の選択肢もある世界へ

注: CUDAはNVIDIAが開発したGPU(グラフィックス処理ユニット)の並列処理能力を活用するためのプラットフォームおよびプログラミングモデル  
出所: 野村證券作成

# 推論用AI半導体マーケットの内訳

- クラウドの市場は巨大だが、ハイパースケーラーとの真っ向勝負となる。競争を回避するにはオンプレミスやエッジの選択肢がある
- 国内市場はグローバルの推論半導体市場の5%に留まるものの、それでも1兆円を超える市場規模となる可能性がある

## 推論半導体の市場規模の推移



- オンプレミス: 国内と自国開発が難しいグローバルサウスにおけるオンプレミス需要が期待
- エッジ: スマホ・PC等の端末でCloseするAIだけではなく、FAの集中管理サーバー等のエッジにおける推論サーバーも含む
- クラウド: ASICを自社開発しているハイパースケーラーへの参入障壁は高い

注: 業界有識者へのヒアリングより、市場規模はクラウド: エッジ: オンプレミス=8:1:1で仮作成  
出所: アーサー・ディー・リトル・ジャパン推計より野村證券作成

# 学習から推論に変わって

- ロジック半導体メーカーは推論市場への製品開発を進めている。ASIC開発を進める企業が多い中、NVIDIAは汎用GPUを開発する
- 推論市場の大半はハイパースケーラー主導のクラウド用途になると予想されるが、オンプレやエッジ用途では日本の半導体デバイスメーカーにも勝ち筋がある

## 推論市場に向けた各社動向

検討企業	概要
NVIDIA	推論向けASICを開発するのではなく、汎用向けGPU（低精度化+推論最適化ソフトウェア）が主軸 推論最適化ライブラリであるTensorRTや、推論フレームワークとして新たにNVIDIA Dynamoを発表。 大規模モデルをGPUで効率よく推論するための基盤を整えつつある
AMD	高効率・低コストの推論データセンター向けのASICを開発
Broadcom	OpenAIと推論に特化したAIチップを開発 主にプラットフォーム向けに推論向けASICのチップデザイン開発を支援
プリファードネットワークス	MN-Core 2（低消費電力・効率重視の推論ASIC）を2024年に販売。国内外の需要を集める
ソシオネクスト	エッジ向け高効率・省電力の推論向けASIC、カスタムSoCの開発を支援。Broadcomと同じ業態
EdgeCortix	推論向けASICのチップデザインを行うスタートアップ。低消費電力のSAKURA-IIをリリース 2025年5月、NEDO共同の省電力チップレット開発に採択された

## 日本企業の勝ち筋

- 巨大資本を持つNVIDIAやAMDと真正面から挑むのは困難
- クラウド用途はハイパースケーラーの主戦場になるため、オンプレやエッジといった特定分野に強いASIC開発が有効ではないか
- オンプレであれば国内需要だけでなく、自国で生成AIを保有できていない国（特にアジア圏）の需要もカバーできる可能性
- エッジであれば即応性や、エッジAIを搭載するその他のハード（自動車・FA機器・スマホ・PC等）との擦り合わせも必要になるため、日本の技術力にマッチする可能性
- その際に、ファウンドリとしてTSMCやラピダスとの連携も重要となる

# ラピダス

- 2025年8月時点で約1.7兆円の政府研究開発支援が決まっている
- ラピダスの成功は日欧米の悲願である。蓋然性は高まってきており、国の本気度もうかがえる。今後技術だけでなく、事業面のマイルストーンにも着目したい

## 半導体領域における政府支援について

### 半導体補助金累計 (2024年時点)

国・地域	累計金額
1 中国	約21兆円
2 米国	約11兆円
3 韓国	約8兆円
4 EU	約7兆円
5 日本	約4兆円

### ラピダスへの政府研究開発支援

年度	金額
2022年度	700億円
2023年度	2,600億円
2024年度	5,900億円
2025年度	8,025億円
<b>合計</b>	<b>1兆7,225億円</b>

### 今後の半導体業界への政府支援

- 日本の補助金は世界5位。中国は異次元の補助金を実施している
- 2025年8月時点でラピダスには累計約1.7兆円の公的の研究開発支援が予定、別途1,000億円の出資も検討されている
- 半導体・AI分野に対し2030年度までに累計10兆円規模の公的支援を行うことが2024年末に決定。本支援にはラピダスだけでなく、IWONといった光電融合も対象領域に含まれている

## ラピダスの背景および最新動向(2025年8月時点)

- 光電融合やガラス基板では「チップ以外の領域でどう戦うか」を示していたが、真正面から前工程でも戦う唯一の領域である
- 日本の国策と思われがちだが、TSMC一極集中の地政学リスクに鑑みた日欧米の三者間の国策である (imec (ベルギー)、IBM (米) から技術支援を受けている)
- 2027年に2nmプロセスの量産開始を目標
- 2025年4月に2nmのパイロットラインが稼働を開始、同年7月に2nm試作品の正常稼働を確認。2025年度中にはPDKの提供を目標とする
- 2025年4月よりセイコーエプソン千歳事業所にて後工程の試作ラインを構築、2026年春より研究開発を開始する予定
- 2025年8月には設計支援を手掛けるQuest Global (シンガポール) と協業を発表。NVIDIA等の米大手との接点を強化する計画
- 今後も政府支援は兆円単位で続く可能性が示唆される

注:PDK\*:Process Design Kit、回路設計会社に提出する設計用データパッケージ。当該工場で作れる回路の情報  
出所:左右共に各種資料より野村證券作成

# ディスクレームー

本資料は、ご参考のために野村証券株式会社が独自に作成したものです。本資料に関する事項について貴社が意思決定を行う場合には、事前に貴社の弁護士、会計士、税理士等にご確認いただきますようお願い申し上げます。本資料は、新聞その他の情報メディアによる報道、民間調査機関等による各種刊行物、インターネットホームページ、有価証券報告書及びプレスリリース等の情報に基づいて作成しておりますが、野村証券株式会社はそれらの情報を、独自の検証を行うことなく、そのまま利用しており、その正確性及び完全性に関して責任を負うものではありません。また、本資料のいかなる部分も一切の権利は野村証券株式会社に属しており、電子的または機械的な方法を問わず、いかなる目的であれ、無断で複製または転送等を行わないようお願い致します。

当社で取り扱う商品等へのご投資には、各商品等に所定の手数料等(国内株式取引の場合は約定代金に対して最大1.43%(税込み)(20万円以下の場合、2,860円(税込み))の売買手数料、投資信託の場合は銘柄ごとに設定された購入時手数料(換金時手数料)および運用管理費用(信託報酬)等の諸経費、等)をご負担いただく場合があります。また、各商品等には価格の変動等による損失が生じるおそれがあります。商品ごとに手数料等およびリスクは異なりますので、当該商品等の契約締結前交付書面、上場有価証券等書面、目論見書、等をよくお読みください。

国内株式(国内REIT、国内ETF、国内ETN、国内インフラファンドを含む)の売買取引には、約定代金に対し最大1.43%(税込み)(20万円以下の場合、2,860円(税込み))の売買手数料をいただきます。国内株式を相対取引(募集等を含む)によりご購入いただく場合は、購入対価のみお支払いいただきます。ただし、相対取引による売買においても、お客様との合意に基づき、別途手数料をいただくことがあります。国内株式は株価の変動により損失が生じるおそれがあります。

国内REITは運用する不動産の価格や収益力の変動により損失が生じるおそれがあります。国内ETF・ETNは連動する指数等の変動により損失が生じるおそれがあります。国内インフラファンドは運用するインフラ資産等の価格や収益力の変動により損失が生じるおそれがあります。

外国株式の売買取引には、売買金額(現地約定金額に現地手数料と税金等を買いの場合には加え、売りの場合には差し引いた額)に対し最大1.045%(税込み)(売買代金が75万円以下の場合には最大7,810円(税込み))の国内売買手数料をいただきます。外国の金融商品市場での現地手数料や税金等は国や地域により異なります。外国株式を相対取引(募集等を含む)によりご購入いただく場合は、購入対価のみお支払いいただきます。ただし、相対取引による売買においても、お客様との合意に基づき、別途手数料をいただくことがあります。外国株式は株価の変動および為替相場の変動等により損失が生じるおそれがあります。

野村証券株式会社

金融商品取引業者 関東財務局長(金商) 第142号

加入協会／日本証券業協会、一般社団法人 日本投資顧問業協会、一般社団法人 金融先物取引業協会、一般社団法人 第二種金融商品取引業協会